

Family list

3 application(s) for: JP2003323154 (A)

Sorting criteria: Priority Date Inventor Applicant Ecla

1 DRIVING METHOD OF LIGHT EMITTING DEVICE

Inventor: YAMAZAKI SHUNPEI ; OSAME
MITSUAKI (+1)

EC: H05B33/08D1C2; H05B33/08P

Publication info: JP2003323154 (A) - 2003-11-14

JP3986051 (B2) - 2007-10-03

Applicant: SEMICONDUCTOR ENERGY LAB

IPC: G09G3/20; G09G3/30; H01L21/00; (+15)

Priority Date: 2002-04-30

2 Method of driving a light emitting device

Inventor: YAMAZAKI SHUNPEI [JP] ; OSAME
MITSUAKI [JP] (+1)

EC: H05B33/08D1C2; H05B33/08P

Publication info: US2003203523 (A1) - 2003-10-30

US7445946 (B2) - 2008-11-04

Applicant: YAMAZAKI SHUNPEI, ; OSAME
MITSUAKI, (+2)

IPC: G09G3/20; G09G3/30; H01L21/00; (+12)

Priority Date: 2002-04-30

3 METHOD OF DRIVING A LIGHT EMITTING DEVICE

Inventor: YAMAZAKI SHUNPEI [JP] ; OSAME
MITSUAKI [JP] (+1)

EC: H05B33/08D1C2; H05B33/08P

Publication info: US2009072757 (A1) - 2009-03-19

Applicant: SEMICONDUCTOR ENERGY LAB
[JP]

IPC: G09G3/20; G09G3/30; H01L21/00; (+13)

Priority Date: 2002-04-30

Data supplied from the **espacenet** database — Worldwide

DRIVING METHOD OF LIGHT EMITTING DEVICE

Patent number: JP2003323154 (A)

Also published as:

Publication date: 2003-11-14



JP3986051 (B2)

Inventor(s): YAMAZAKI SHUNPEI; OSAME MITSUAKI; KOYAMA JUN + 1



62003203523 (A1)

Applicant(s): SEMICONDUCTOR ENERGY LAB +



US7445946 (B2)

Classification:

- international: *G09G3/20; G09G3/30; H01L21/00; H01L29/786; H01L51/50; H05B33/08; H05B33/14; G09G3/20; G09G3/30; H01L21/00; H01L29/66; H01L51/50; H05B33/02; H05B33/14; (IPC1-7): G09G3/20; G09G3/30; H01L29/786; H05B33/14*

- european: H05B33/08D1C2; H05B33/08P

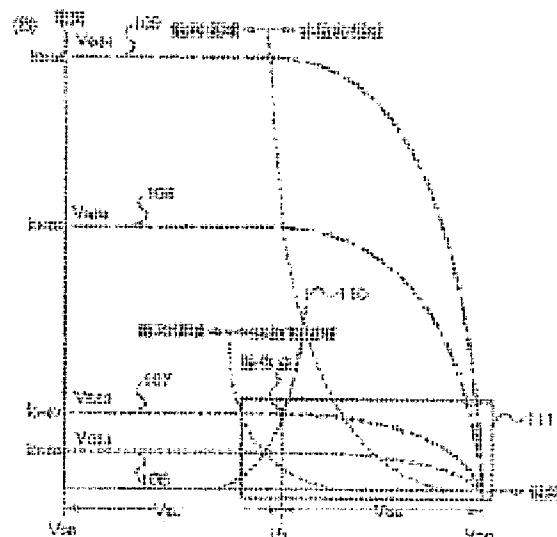
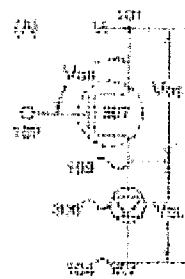
Application number: JP20020129424 20020430

Priority number(s): JP20020129424 20020430

Abstract of JP 2003323154 (A)

PROBLEM TO BE SOLVED: To provide a driving method for a light emitting device in which a constant voltage driving is selected and reliability is improved by reducing decrease in current value caused by secular changes. ; **SOLUTION:** The method utilizes transistors having an L/W which is equal to or greater than ten and $|VDS|$ of the transistors is set equal to or greater than 1 V and set equal to or less than $|VGS-V|_{th}$. By using the transistors as resistors, resistive values are held in the transistors and reduction in the current value caused by the increase in the internal resistive value of a light emitting element is reduced. Thus, secular change in the light emitting luminance is reduced and the reliability is improved. ;

COPYRIGHT: (C)2004,JPO



Data supplied from the **espacenet** database — Worldwide

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2003-323154

(P2003-323154A)

(43)公開日 平成15年11月14日 (2003.11.14)

(51) Int.Cl. ⁷	識別記号	F I	テマコード(参考)
G 0 9 G 3/30		G 0 9 G 3/30	J 3 K 0 0 7
3/20	6 2 4	3/20	6 2 4 B 5 C 0 8 0
	6 4 1		6 4 1 D 5 F 1 1 0
	6 7 0		6 7 0 J
H 0 1 L 29/786		H 0 5 B 33/14	A
		審査請求 未請求 請求項の数 4	○ L (全 14 頁) 最終頁に続く

(21)出願番号 特願2002-129424(P2002-129424)

(71)出願人 000153878

株式会社半導体エネルギー研究所
神奈川県厚木市長谷398番地

(22)出願日 平成14年4月30日 (2002.4.30)

(72)発明者 山崎 肇平
神奈川県厚木市長谷398番地 株式会社半導体エネルギー研究所内(72)発明者 納 光明
神奈川県厚木市長谷398番地 株式会社半導体エネルギー研究所内(72)発明者 小山 潤
神奈川県厚木市長谷398番地 株式会社半導体エネルギー研究所内

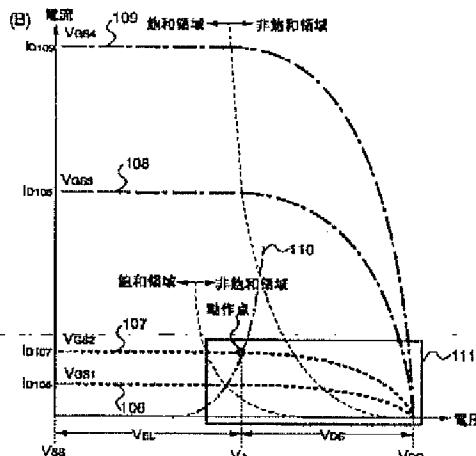
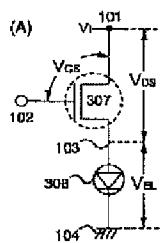
最終頁に続く

(54)【発明の名称】 発光装置の駆動方法

(57)【要約】

【課題】 発光素子は、経時変化により内部抵抗値が増加する性質を有し、内部抵抗値の増加に伴って、両電極間に流れる電流値は減少してしまっていた。つまり発光素子は、内部抵抗値の増加の影響を受けて、発光輝度が低下してしまい、所望の発光輝度を得ることが困難であった。

【解決手段】 本発明は、 L/W が 1.0 以上のトランジスタを用いて、該トランジスタの $|V_{DS}|$ を $1V$ 以上 $|V_{GS}-V_{th}|$ 以下に設定することを特徴とする。そして、トランジスタを抵抗として用いることで、該トランジスタが抵抗値を保持することが可能となり、発光素子の内部抵抗値の増加に起因した電流値の減少を緩和させることが出来る。したがって発光輝度の経時変化を低減することが可能となり、信頼性を向上させることが出来る。



【特許請求の範囲】

【請求項1】発光素子と、

前記発光素子に接続され、且つチャネル幅W及びチャネル長LがL/W ≥ 10 を満たす駆動用トランジスタを有する発光装置の駆動方法であって、

前記駆動用トランジスタのゲート・ソース間電圧がV_{GS}、ソース・ドレイン間電圧がV_{DS}、しきい値電圧がV_{th}であるとき、1 $\leq |V_{DS}| \leq |V_{GS}-V_{th}|$ を満たすように前記駆動用トランジスタのゲート電極、並びにドレイン電極及びソース電極の一方の電極に電圧を印加することを特徴とする発光装置の駆動方法。

【請求項2】発光素子と、

前記発光素子に接続され、且つチャネル幅W及びチャネル長LがL/W ≥ 10 を満たす第1及び第2の駆動用トランジスタを有する発光装置の駆動方法であって、

前記第1及び前記第2の駆動用トランジスタは直列に接続され、

前記第1の駆動用トランジスタのチャネル幅W₁及びチャネル長L₁、並びに前記第2の駆動用トランジスタのチャネル幅W₂及びチャネル長L₂は、(L₁+L₂)/W₁ ≥ 10 、(L₁+L₂)/W₂ ≥ 10 を満たし、

前記第1の駆動用トランジスタのゲート・ソース間電圧がV_{GS1}、ソース・ドレイン間電圧がV_{DS1}、しきい値電圧がV_{th1}であるとき、1 $\leq |V_{DS1}| \leq |V_{GS1}-V_{th1}|$ を満たすように前記第1の駆動用トランジスタのゲート電極、並びにドレイン電極及びソース電極の一方の電極に電圧を印加し、

前記第2の駆動用トランジスタのゲート・ソース間電圧がV_{GS2}、ソース・ドレイン間電圧がV_{DS2}、しきい値電圧がV_{th2}であるとき、1 $\leq |V_{DS2}| \leq |V_{GS2}-V_{th2}|$ を満たすように前記第2の駆動用トランジスタのゲート電極、並びにドレイン電極及びソース電極の一方の電極に電圧を印加することを特徴とする発光装置の駆動方法。

【請求項3】請求項1において、

前記駆動用トランジスタのV_{GS}は、前記駆動用トランジスタのゲート電極とチャネル形成領域の間の容量によって保持されることを特徴とする発光装置の駆動方法。

【請求項4】請求項2において、

前記第1及び前記第2の駆動用トランジスタの各V_{GS}は、各トランジスタのゲート電極とチャネル形成領域の間の容量によって保持されることを特徴とする発光装置の駆動方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は発光素子を用いた発光装置の技術に関する。より詳しくは、電界効果型トランジスタにより発光素子の印加電圧を制御する発光装置の技術に関する。

【0002】

【従来の技術】近年、画像の表示を行う表示装置の開発

2

が進められている。表示装置としては、液晶素子を用いて画像の表示を行う液晶表示装置が、高画質、薄型、軽量などの利点を活かして、携帯電話の表示画面として幅広く用いられている。

【0003】一方、発光素子を用いた発光装置の開発も近年進められている。発光装置は、既存の液晶表示装置がもつ利点の他、応答速度が速く動画表示に優れ、視野特性が広いなどの特徴も有しており、動画コンテンツが利用できる次世代小型モバイル用フラットパネルディスプレイとして注目されている。

【0004】発光素子は、有機材料、無機材料、薄膜材料、バルク材料及び分散材料などの広汎にわたる材料により構成される。そのうち、主に有機材料により構成される有機発光ダイオード(Organic Light Emitting Diode: OLED)は代表的な発光素子として挙げられる。発光素子は、陽極及び陰極、並びに前記陽極と前記陰極との間に発光層が挟まれた構造を有する。発光層は、上記材料から選択された1つ又は複数の材料により構成される。なお発光素子の両電極間に流れる電流量と発光輝度は正比例の関係にある。

【0005】発光装置には、発光素子と少なくとも2つのトランジスタを有する画素が複数個設けられている。前記画素において、発光素子と直列に接続されたトランジスタ(以下、駆動用トランジスタと表記)は、該発光素子の発光を制御する役目を担う。駆動用トランジスタのゲート・ソース間電圧(以下、V_{GS}と表記)と、ソース・ドレイン間電圧(以下、V_{DS}と表記)を適宜変化させると、該駆動用トランジスタを飽和領域で動作させたり、非飽和領域で動作させたりすることが出来る。

【0006】駆動用トランジスタを飽和領域(|V_{GS}-V_{th}| $<|V_{DS}|$)で動作させると、発光素子の両電極間に流れる電流量は、駆動用トランジスタの|V_{GS}|の変化に大きく依存し、|V_{DS}|の変化に対しては依存しない。なお駆動用トランジスタを飽和領域で動作させる駆動方式は定電流駆動と呼ばれる。図9(A)は、定電流駆動が適用される画素の概略図である。定電流駆動では、該駆動用トランジスタのゲート電圧を制御することによって、必要な電流量を発光素子に流す。つまり、駆動用トランジスタを電圧制御電流源として用いており、電源線と発光素子の間に一定の電流が流れるように設定されている。

【0007】一方、駆動用トランジスタを非飽和領域(|V_{GS}-V_{th}| $>|V_{DS}|$)で動作させると、発光素子の両電極間に流れる電流量は、|V_{GS}|と|V_{DS}|の両者の値によって変化する。より詳しくは、|V_{GS}|の値によって変化し、|V_{DS}|は最大で1V未満の範囲で変化する。なお駆動用トランジスタを非飽和領域で動作させる駆動方式は、定電圧駆動と呼ばれる。図9(B)は、定電圧駆動が適用される画素の概略図である。定電圧駆動では、駆動用トランジスタをスイッチとして用いて、必要なとき電源線と発光素子とをショートすることによって、発

光素子に電流を流す。

【0008】

【発明が解決しようとする課題】発光素子は、経時変化により抵抗値（内部抵抗値）が増加する性質を有する。発光素子の両電極間に流れる電流値は、抵抗値に反比例するため、抵抗値が増加すると、発光素子の両電極間に流れる電流値は減少してしまっていた。つまり発光素子は、経時変化により発光輝度が低下してしまい、所望の発光輝度を得ることが困難であった。

【0009】本発明は、上述の実情を鑑みてなされたものであり、定電圧駆動を採用した発光装置において、経時変化による電流値の減少を緩和して信頼性を向上させた発光装置の駆動方法を提供することを課題とする。

【0010】

【課題を解決するための手段】本発明は、発光素子と、前記発光素子に接続され、且つチャネル幅W及びチャネル長LがL/W \geq 10を満たす駆動用トランジスタを有する発光装置の駆動方法であって、前記駆動用トランジスタのゲート・ソース間電圧がV_{GS}、ソース・ドレイン間電圧がV_{DS}、しきい値電圧がV_{th}であるとき、1 \leq |V_{DS}| \leq |V_{GS}-V_{th}|を満たすように前記駆動用トランジスタのゲート電極、並びにドレイン電極及びソース電極の一方の電極に電圧を印加することを特徴とする。

【0011】本発明は、発光素子と、前記発光素子に接続され、且つチャネル幅W及びチャネル長LがL/W \geq 10を満たす第1及び第2の駆動用トランジスタを有する発光装置の駆動方法であって、前記第1及び前記第2の駆動用トランジスタは直列に接続され、前記第1の駆動用トランジスタのチャネル幅W₁及びチャネル長L₁、並びに前記第2の駆動用トランジスタのチャネル幅W₂及びチャネル長L₂は、(L₁+L₂)/W₁ \geq 10、(L₁+L₂)/W₂ \geq 10を満たし、前記第1の駆動用トランジスタのゲート・ソース間電圧がV_{GS1}、ソース・ドレイン間電圧がV_{DS1}、しきい値電圧がV_{th1}であるとき、1 \leq |V_{DS1}| \leq |V_{GS1}-V_{th1}|を満たすように前記第1の駆動用トランジスタのゲート電極、並びにドレイン電極及びソース電極の一方の電極に電圧を印加し、前記第2の駆動用トランジスタのゲート・ソース間電圧がV_{GS2}、ソース・ドレイン間電圧がV_{DS2}、しきい値電圧がV_{th2}であるとき、1 \leq |V_{DS2}| \leq |V_{GS2}-V_{th2}|を満たすように前記第2の駆動用トランジスタのゲート電極、並びにドレイン電極及びソース電極の一方の電極に電圧を印加することを特徴とする。

【0012】以上をまとめると、本発明が適用される発光装置は、L/Wが10以上の駆動用トランジスタを用いることを特徴とする。そして本発明は、従来であればほぼゼロであった駆動用トランジスタの|V_{DS}|を1V以上|V_{GS}-V_{th}|以下で動作させることを特徴とする。|V_{DS}|を上記の範囲内で動作させることによって、該駆動用トランジスタを抵抗として用いることが出来る。そうすると、発光素子の両電極間に流れる電流値は、発光素子及び駆

動用トランジスタの抵抗値の和に反比例する。つまり、従来であれば電流値は発光素子の抵抗値のみに反比例していたが、本発明では電流値は発光素子及び駆動用トランジスタの抵抗値の和に反比例する。その結果、経時変化による発光素子の電流値の減少を緩和させることができる。そうすると、経時変化による発光輝度の低下を抑制することが可能となり、信頼性を向上させることが出来る。

【0013】また本発明は、駆動用トランジスタの|V_{DS}|

10 |が1以上|V_{GS}-V_{th}|以下の範囲で動作するように、該駆動用トランジスタのゲート電極、並びにドレイン電極及びソース電極の一方の電極に電圧を印加することを特徴とする。つまり、駆動用トランジスタのゲート電極に信号を入力する信号線、駆動用トランジスタのソース電極及びドレイン電極の一方の電極が接続された電源線に電圧を印加して、適当な電位に設定することを特徴とする。より詳しくは、駆動用トランジスタのゲート電極に人力する信号の電位、該信号を出力する信号線が接続された信号線駆動回路の電位、駆動用トランジスタのソース電極及びドレイン電極の一方の電極が接続された電源線の電位、該電源線が接続された電源回路の電位を適当な値に設定することを特徴とする。

【0014】本発明は、L/Wの値が10以上であるトランジスタを用いるため、駆動用トランジスタの|V_{GS}|は、前記駆動用トランジスタのゲート電極とチャネル形成領域の間の容量によって保持されることを特徴とする。つまり本発明では、トランジスタが容量素子を兼ねることが可能であり、さらにトランジスタ自身の特性バラツキの影響を抑制することが可能となる。

30 【0015】

【発明の実施の形態】（実施の形態1）本発明の実施の形態について図1～図4を用いて説明する。

【0016】図4（A）には本発明が適用される発光装置の概略を示す。発光装置は、画素部302と、該画素部302の周辺に配置された信号線駆動回路303及び走査線駆動回路304を有する。

【0017】画素部302は、列方向に配置されたx本の信号線S₁～S_x及びx本の電源線V₁～V_x、並びに行方向に配置されたy本の走査線G₁～G_y及びy本の電源線C₁～C_yを有する（x、yは自然数）。そして、信号線S₁～S_x及び電源線V₁～V_x、並びに走査線G₁～G_y及び電源線C₁～C_yの各一本の配線に囲まれた領域が画素301に相当する。画素部302には、マトリクス状に複数の画素301が配置されている。

【0018】信号線駆動回路303及び走査線駆動回路304等は、同一基板上に画素部302と一体形成してもよい。また、画素部302が形成された基板の外部に配置してもよい。さらに信号線駆動回路303及び走査線駆動回路304の数は特に限定されない。信号線駆動回路303及び走査線駆動回路304の数は、画素30

1の構成に応じて、任意に設定することが出来る。なお信号線駆動回路303及び走査線駆動回路304等には、FPC等(図示せず)を介して外部より信号及び電源が供給される。また電源線C₁～C_yには、電源回路が接続されているが、該電源回路は画素部302と一体形成されていてもよいし、外付けしてFPC等で接続されるようにしてもよい。

【0019】なお本発明における発光装置には、発光素子を有する画素部及び駆動回路を基板とカバー材との間に封入した発光パネル、前記発光パネルにIC等を実装した発光モジュール、表示装置として用いられる発光ディスプレイなどを範疇に含む。つまり発光装置は、発光パネル、発光モジュール及び発光ディスプレイなどの総称に相当する。

【0020】画素部302のi列j行目に配置された画素301について、代表的な構成例を2つ挙げて、その詳しい構成を図4(B)～(C)を用いて説明する。図4(B)に示す画素301は、スイッチング用トランジスタ306、駆動用トランジスタ307及び発光素子308を有する。図4(C)に示す画素301は、図4(B)に示す画素301に消去用トランジスタ309及び走査線R_jを追加した構成を有する。

【0021】図4(B)～(C)において、スイッチング用トランジスタ306のゲート電極は走査線G_jに接続され、第1の電極は信号線S_iに接続され、第2の電極は駆動用トランジスタ307のゲート電極に接続されている。駆動用トランジスタ307の第1の電極は電源線V_iに接続され、第2の電極は発光素子308の一方の電極に接続されている。発光素子308の他方の電極は電源線C_jに接続されている。

【0022】また図4(C)において、スイッチング用トランジスタ306と消去用トランジスタ309とは直列に接続され、信号線S_iと電源線V_iの間に配置されている。消去用トランジスタ309のゲート電極は走査線R_jに接続されている。

【0023】本明細書では、駆動用トランジスタ307の第2の電極に接続された発光素子308の一方の電極を画素電極と呼び、電源線C_jに接続された他方の電極を対向電極と呼ぶ。

【0024】図4(B)～(C)において、スイッチング用トランジスタ306は、画素301への信号の入力を制御する機能を有する。スイッチング用トランジスタ306はスイッチとしての機能を有していれば良いので、その導電型は特に限定されない。nチャネル型及びpチャネル型のいずれも用いることができる。

【0025】また図4(B)～(C)において、駆動用トランジスタ307は、発光素子308の発光を制御する機能を有する。駆動用トランジスタ307の導電型は特に限定されないが、駆動用トランジスタ307がpチャネル型であるとき、画素電極が陽極となり、対向電極が

陰極となる。また駆動用トランジスタ307がnチャネル型であるとき、画素電極が陰極となり、対向電極が陽極となる。

【0026】図4(C)において、消去用トランジスタ309は、発光素子308の発光を停止せしめる機能を有する。消去用トランジスタ309はスイッチとしての機能を有していれば良いので、その導電型は特に限定されない。nチャネル型及びpチャネル型のどちらの導電型を有するトランジスタを用いてもよい。

10 【0027】画素301に配置されるトランジスタは、ゲート電極が1本のシングルゲート構造だけではなく、ゲート電極が2本のダブルゲート構造やゲート電極が3本のトリブルゲート構造などのマルチゲート構造を有していてもよい。またゲート電極が半導体の上部に配置されたトップゲート構造、ゲート電極が半導体の下部に配置されたボトムゲート構造のどちらの構造を有していてもよい。

【0028】そして本発明が適用される発光装置では、駆動用トランジスタ307のチャネル長Lを長く設定することを特徴とする。より具体的には、駆動用トランジスタ307のチャネル幅Wに対してチャネル長Lを数倍から数百倍に設定することを特徴とする。

【0029】L/Wが標準的(一般的)な値である0.5に設計された標準サイズのトランジスタの電圧電流特性と、L/Wが100である本発明に用いるロングサイズのトランジスタの電圧電流特性について図1及び図10を用いて説明する。また、ロングサイズのトランジスタを駆動用トランジスタ307として用いたときにおける発光素子308の電圧電流特性について説明する。

30 【0030】図1(A)は、図4に示した画素301において、駆動用トランジスタ307および発光素子308とが接続された部分を示している。図1(A)において、電源線V_iに接続された駆動用トランジスタ307のソース電極を101、ゲート電極を102とする。また発光素子308の画素電極(駆動用トランジスタ307のドレイン電極)を103、対向電極を104とする。さらに、駆動用トランジスタ307のソース・ドレイン間電圧をV_{DS}、画素電極103と対向電極104の間の電圧をV_{BE}とする。

40 【0031】図1(B)は、ロングサイズのトランジスタにV_{G_{S1}}及びV_{G_{S2}}(V_{G_{S1}}<V_{G_{S2}})を印加したときにおける電圧電流特性106及び107と、標準サイズのトランジスタにV_{G_{S3}}及びV_{G_{S4}}(V_{G_{S3}}<V_{G_{S4}})を印加したときにおける電圧電流特性108及び109、並びに発光素子308の電圧電流特性110とを示す。駆動用トランジスタ307と発光素子308は直列に接続されているため、両素子を流れる電流量は同じである。従つて、駆動用トランジスタ307と発光素子308は、両素子の電圧電流特性を示すグラフの交点(動作点)において駆動する。

【0032】図1 (B) に示すように、標準サイズ及びロングサイズの電圧電流特性は、 V_{DS} の増加に伴って、電流値 I_D が増加している。そして、ある一定の電圧以上で、電流値 I_D は飽和している。電流値 I_D が飽和する V_{DS} の値は、 V_{GS} で異なる。

【0033】ここで、発光素子308の両電極間に流す所望の電流値が電流値 I_{D107} であるとして、図1 (B)において111で示す部分の拡大図を図10 (A) に示す。また図10 (B) には標準サイズの電圧電流特性108及び109、並びに発光素子308の電圧電流特性110を示し、図10 (C) にはロングサイズのトランジスタの電圧電流特性106及び107、並びに発光素子308の電圧電流特性110を示す。

【0034】図10 (A) に示すように、111で示す領域では、標準サイズのトランジスタのグラフ108及び109の傾きは急であり、それに対してロングサイズのトランジスタのグラフ106及び107の傾きは緩やかになっている。

【0035】この傾きの相違は、トランジスタの L/W の値に起因する。標準サイズのトランジスタでは、 L/W の値が0.1～2程度であるため、トランジスタの V_{DS} を大きくとることが出来ない。そのため、図10 (B) に示すように、 V_{DS} は V_{EL} に比べてはるかに小さく、ほぼゼロに近い値となってしまう。つまり、標準サイズのトランジスタでは、 V_{DS} の変化に伴ってドレイン電流 I_D は急に増加し、 V_{DS} がある電圧以上になると飽和するため、そのグラフの傾きは急になっている。

【0036】これに対して、ロングサイズのトランジスタでは、 L/W が1.0以上であり、駆動用トランジスタの $|V_{DS}|$ を1V以上 $|V_{GS}-V_{th}|$ 以下で動作させることを特徴とする。 $|V_{DS}|$ を上記の範囲内で動作させることによって、該駆動用トランジスタを抵抗として用いることが出来る。そのため、図10 (C) に示すように、ロングサイズのトランジスタでは、 V_{DS} と V_{EL} との差があまりなく、 V_{DS} の変化に伴ってドレイン電流 I_D は緩やかに増加するため、そのグラフの傾きは緩やかになっている。

【0037】つまり本発明は、 L/W が1.0以上の駆動用トランジスタ307を用いて、該駆動用トランジスタ307が接続された電源線 V_i と、ゲート電極に適当な電圧を印加することで、該電源線 V_i とゲート電極の電位を適当な値に設定する。このようにして、従来であれば1V未満であった駆動用トランジスタ307の $|V_{DS}|$ を1V以上 $|V_{GS}-V_{th}|$ 以下に設定することができる。トランジスタの抵抗値は、該トランジスタの $|V_{DS}|$ にも依存することから、 $|V_{DS}|$ を1V以上 $|V_{GS}-V_{th}|$ 以下に設定することで、トランジスタに抵抗値(内部抵抗値)が生じる。その結果、発光素子の両電極間に流れる電流値は、発光素子及び駆動用トランジスタの抵抗値の和に反比例する。すなわち、従来であれば電流値は発光素子の抵抗値のみに反比例していたが、本発明では電流値は発光素子及び

駆動用トランジスタの抵抗値の和に反比例する。その結果、経時変化による発光素子の電流値の減少を緩和させることができる。この効果については、図2を用いて詳しく説明する。

【0038】なお、上記の $|V_{DS}|$ の範囲はトランジスタの抵抗値が電流値の減少を緩和することが出来る範囲を示す。つまり、 $|V_{DS}|$ が1V以下であると、トランジスタの抵抗値は小さいため電流値の減少を緩和することは難しく、 $|V_{GS}-V_{th}|$ 以上であるとトランジスタは飽和領域で動作してしまう。

【0039】図2 (A) (B) は、ロングサイズの駆動用トランジスタ307と発光素子308が接続された部分を示し、図2 (C) (D) は標準サイズの駆動用トランジスタ307と発光素子308が接続された部分を示す。なおトランジスタ307の抵抗値は R_T とし、発光素子308の抵抗値は R_E とおく。

【0040】図2 (A) (B) において、発光素子308の一方の電極が接地されているとすると、電流値 I_{DL} は、以下の式(1)を満たす。

【0041】

$$[数1] \quad I_{DL}=V_{DDL}/(R_T+R_E) \dots (1)$$

【0042】式(1)において、トランジスタ307の抵抗値 R_T と発光素子308の抵抗値 R_E とはほぼ同じ値である。経時変化によりトランジスタの抵抗値 R_T は減少し、発光素子308の抵抗値 R_E は増加する。そうすると、発光素子308を流れる電流値 I_{DL} は、以下の式(2)を満たす。

【0043】

$$[数2] \quad I_{DL}=V_{DDL}/(R'_T+R'_E) \dots (2)$$

【0044】このとき、経時変化により発光素子308の抵抗値が $R'_E=2 \times R_E$ を満たすと仮定すると、電流値 I_{DL} の変動率は1/3となる。しかしながら正確には、経時変化により発光素子308の抵抗値 R_E が増加し、トランジスタ307の抵抗値 R_T は減少するため、上記の式(1)及び(2)は、 $R_T > R'_T$ を満たす。つまり、正確には電流値 I_{DL} の変動率は1/3以下となる。

【0045】同様に、図2 (C) (D) において、発光素子308の一方の電極が接地されているとすると、発光素子308を流れる電流値 I_{DS} は、以下の式(3)を満たす。なお、標準サイズのトランジスタ308には抵抗値 R_T はほとんど存在しないので、ここでは抵抗値 R_T はゼロと仮定する。

【0046】

$$[数3] \quad I_{DS}=V_{DDS}/R_E \dots (3)$$

【0047】経時変化により、発光素子308の抵抗値が増加すると、発光素子308を流れる電流値 I_{DS} は、以下の式(4)を満たす。

【0048】

$$[数4] \quad I_{DS}=V_{DDS}/R'_E \dots (4)$$

【0049】ここで、発光素子308の抵抗値が $R'_E=$

$2 \times R_E$ を満たすと仮定すると、経時変化により、電流値 I_{DS} の変動率は $1/2$ となる。

【0050】以上をまとめると、仮に発光素子308の抵抗値が $R_E' = 2 \times R_E$ となるとき、標準サイズのトランジスタを用いたときにおける電流値の変動率は $1/2$ である。一方、ロングサイズのトランジスタを用いたときの変動率は約 $1/3$ である。したがって、ロングサイズのトランジスタを用いることで、見掛け上の変動率を小さくすることが出来る。

【0051】このように、標準サイズのトランジスタを用いた場合には、電流値は発光素子の抵抗値のみに反比例する。一方、本発明の L/W の値が 10 以上であるロングサイズのトランジスタを用いた場合には、駆動用トランジスタのソース電極が接続された電源線（図示せず）に電圧を印加することにより、その電源電位 V_{DD} を適当な値に設定し、且つ駆動用トランジスタのゲート電極に電圧を印加する。このようにして、従来であれば $1V$ 未満であった駆動用トランジスタ307の $|V_{DS}|$ を $1V$ 以上 $|V_{GS}-V_{th}|$ 以下に設定することができる。そして、 $|V_{DS}|$ を $1V$ 以上 $|V_{GS}-V_{th}|$ 以下に設定することで、トランジスタに内部抵抗値が生じる。そうすると、図2（E）の等価回路に示すように、発光素子の両電極間を流れる電流値は、発光素子及び駆動用トランジスタの抵抗値の和に反比例する。その結果、経時変化による発光素子の電流値の減少を緩和させることができる。

【0052】本発明は、 L/W の値が 10 以上であるトランジスタを用いるため、駆動用トランジスタの $|V_{GS}|$ は、前記駆動用トランジスタのゲート電極とチャネル形成領域の間の容量によって保持されることを特徴とする。つまり本発明では、トランジスタが容量素子を兼ねることが可能であり、さらにトランジスタ自身の特性パラメータの影響を抑制することが可能となる。

【0053】本発明は、駆動用トランジスタの L/W を通常よりも長く設計することのみで実現することが可能であり、新しく作製工程を増加する必要はない。そのため、作製工程における歩留まり等を低下させることなく、電流値の減少を緩和させることが出来る。

【0054】また発光素子308は、経時変化だけではなく、温度変化によっても抵抗値（内部抵抗値）が変化する性質を有する。より詳しくは、室温を通常の温度とすると、温度が通常よりも高くなると抵抗値が低下し、温度が通常よりも低くなると抵抗値が上昇する性質を有する。ここで図10（B）を参照すると、標準サイズのトランジスタでは、 V_{DS} は V_{EL} に比べて遙かに小さく、ほぼゼロに近い値になっている。つまり標準サイズのトランジスタでは、主に発光素子の抵抗値によって、該発光素子を流れる電流値が決定する。仮に温度が室温よりも高くなつて、発光素子の抵抗値が低くなると、通常よりも発光輝度が大きく上昇してしまい、その結果発光素子

が劣化したり、表示パターンが焼きついたりする。一方、図10（C）を参照すると、ロングサイズのトランジスタのグラフではその傾きが緩やかであり、 V_{DS} と V_{EL} の差があまりなく、 V_{DS} の変化に伴ってその電流値は緩やかに増加する。つまり、本発明のロングサイズのトランジスタを用いると、温度変化による抵抗値の変化によって、通常よりも発光輝度が大きく上昇してしまうことはない。

【0055】（実施の形態2）本実施の形態では、標準サイズとロングサイズの各トランジスタのシミュレーションを行った結果について図3を用いて説明する。なお以下に示す表1には、シミュレーションを行ったときの各トランジスタのチャネル長 L 、チャネル幅 W 、各トランジスタのしきい値の絶対値 $|V_{th}|$ 、ゲート・ソース間電圧の絶対値 $|V_{GS}|$ 、ドレイン電極の電位 V_{D1} 、ゲート電極の電位 V_{D2} 、ソース電極の電位（画素電極の電位） V_{S1} 及び対向電極の電位 V_{S2} 、並びに発光素子308の電流値 I 及び抵抗値 R を示す。

【0056】

【表1】

	ロングサイズ	標準サイズ
$L(\mu m)$	500	5
$W(\mu m)$	7	7
$ V_{th} (V)$	2	2
$ V_{GS} (V)$	9.7	5.1
$V_{D1}(V)$	10	5.1
$V_{D2}(V)$	0.3	0
$V_{S1}(V)$	5.023	5.014
$V_{S2}(V)$	0	0
$I(nA)$	500	500
$R(M\Omega)$	10	10

【0057】図3（A）において、ロングサイズのトランジスタの電圧電流特性は201で示し、標準サイズのトランジスタの電圧電流特性は202で示す。このとき図3（A）に示すように、ロングサイズのトランジスタの電圧電流特性201は傾きが緩やかであり、標準サイズのトランジスタの電圧電流特性202は傾きが急である。そして両グラフはある電圧以上で飽和している。

【0058】ここで、図3（A）において203で示す領域の拡大図を図3（B）に示す。図3（B）において、発光素子308の抵抗値が $10M\Omega$ のときを出発点として、経時変化により抵抗値が $12M\Omega$ 、 $15M\Omega$ に増加したときの駆動用トランジスタ307のゲート・ソース間電圧の絶対値 $|V_{DS}|(V)$ と電流値 $I(nA)$ のシミュレーション結果を表2に示す。

【0059】

【表2】

	ロングサイズ			標準サイズ		
	V _{DS} (V)	I(nA)	変動率(%)	V _{DS} (V)	I(nA)	変動率(%)
10(MΩ)	4.997	500		0.086	500	
12(MΩ)	4.387	467	93	0.071	419	84
15(MΩ)	3.706	419	84	0.057	336	67

【0060】表2に示すように、発光素子308の抵抗値が10MΩであるとき、ロングサイズ及び標準サイズのトランジスタを流れる電流値は500nAと同じである。しかしながら、経時変化により、発光素子308の抵抗値が12MΩに増加すると、ロングサイズのトランジスタの電流値は467nAに減少し、標準サイズのトランジスタの電流値は419nAに減少する。このとき、当初流れていた電流値(500nA)と比較すると、ロングサイズの電流値の変動率は93%であり、標準サイズの電流値の変動率は84%となっている。

【0061】さらに経時変化により、発光素子308の抵抗値が15MΩに増加すると、ロングサイズのトランジスタの電流値は419nAに減少し、標準サイズのトランジスタの電流値は336nAに減少する。このとき、当初流れていた電流値(500nA)と比較すると、ロングサイズの電流値の変動率は84%であり、標準サイズの電流値の変動率は67%となっている。

【0062】本発明は、駆動用トランジスタの|V_{DS}|が1以上|V_{GS}-V_{th}|以下の範囲で動作するように、該駆動用トランジスタのゲート電極、並びにドレイン電極及びソース電極の一方の電極に電圧を印加することを特徴とする。つまり、駆動用トランジスタのゲート電極に信号を入力する信号線、駆動用トランジスタのソース電極及びドレイン電極の一方の電極が接続された電源線に電圧を印加して、適当な電位に設定することを特徴とする。そして本発明は、|V_{DS}|を上記の範囲内で動作させることによって、該駆動用トランジスタを抵抗として用いることが出来る。そうすると、発光素子の両電極間を流れる電流値は、発光素子の抵抗値及び駆動用トランジスタの抵抗値の和に反比例する。その結果、経時変化による発光素子の電流値の減少を緩和させることができる。そうすると、経時変化による発光輝度の低下を抑制することが可能となり、信頼性を向上させることが出来る。

【0063】(実施の形態3) 上述した実施の形態では、1つのトランジスタを駆動用トランジスタとして用いたが、本実施の形態では直列に接続された2つのトランジスタを駆動用トランジスタとして用いる場合について

て図4(D)を用いて説明する。

【0064】図4(D)に示す画素301は、図4(A)に示す画素301に走査線R_j及び駆動用トランジスタ321を追加した構成になっており、より詳しくはスイッチング用トランジスタ320、駆動用トランジスタ321及び322、並びに発光素子308を有する。

【0065】そして本実施の形態では、図4(B) (C)に示すように、1つのトランジスタを駆動用トランジスタとして用いる場合と、図4(D)に示すように、2つのトランジスタを駆動用トランジスタとして用いる場合の両者の場合におけるシミュレーションを行った結果について説明する。

【0066】以下の表3には、シミュレーションを行ったときの各トランジスタのチャネル長L、チャネル幅W、しきい値の絶対値|V_{th}|、ゲート・ソース間電圧の絶対値|V_{GS}|を示す。表3に示すように、トランジスタ321とトランジスタ322のチャネル長を足した値は500μmであり、トランジスタ307自体のチャネル長と同じ値になっている。また各トランジスタのチャネル幅は7μmであり、同じ値となっている。

【0067】

【表3】

	トランジスタ307	トランジスタ321	トランジスタ322
L(μm)	500	250	250
W(μm)	7	7	7
V _{th} (V)	2	2	2
V _{GS} (V)	9.1	7	7

【0068】表4には、経時変化により発光素子308の抵抗値が10MΩから15MΩに増加したときの各トランジスタの|V_{DS}|と電流値Iを示す。なお本実施の形態では、飽和領域と非飽和領域との境目を出発点として、経時変化により発光素子308の抵抗値が10MΩから15MΩに増加したときのシミュレーションの結果を示す。

【0069】

【表4】

	トランジスタ307			トランジスタ321	トランジスタ322	トランジスタ321+トランジスタ322	
	V _{DS} (V)	I(nA)	変動率(%)			V _{DS} (V)	V _{DS} (V)
10(MΩ)	7.1	495		5	5	503	
-15(MΩ)	5.2	460	92	3.1	4.5	497	98

【0070】表4に示すように、経時変化により発光素子308の抵抗値が10MΩから15MΩに増加したと

き、1つのトランジスタ(トランジスタ307)を用いた場合の電流値の変動率は92%となっている。しかし

ながら、2つのトランジスタ（トランジスタ321及び322）を用いた場合の電流値の変動率は9.8%となっている。

【0071】つまり1つのトランジスタのチャネル長が50.0μmである場合と、複数のトランジスタのチャネル長を合計した値が50.0μmである場合では、後者を用いる方が経時変化による電流値の変動率をさらに緩和することが出来る。

【0072】なお複数のトランジスタを駆動用トランジスタとして用いるときには、当該複数のトランジスタの|VGS|はそれぞれ任意に設定するとよい。また多色表示を行なうために、各画素がRGBの3色に対応した3つの副画素を有する場合には、各副画素の発光効率に対応させて入力する|VGS|を任意に設定するとよい。

【0073】また上記の表4において、駆動用トランジスタとして1つのトランジスタ（トランジスタ307）を用いたときにおける変動率は9.2%となっている。一方、表2においてロングサイズのトランジスタを用いたときにおける変動率は8.4%となっている。これは、表1及び表2、並びに表3及び表4から分かるように、L/Wの値が同じで、最初に流れる電流量I_Dが同じであっても、V_{GS}とV_{DS}の条件が異なると、変動率は異なってしまう。

【0074】本実施の形態は、実施の形態1と自由に組み合わせることが可能である。

【0075】（実施の形態4）本実施の形態では、信号線駆動回路303、走査線駆動回路304の構成とその動作について、図5を用いて説明する。

【0076】最初に信号線駆動回路303について図5(A)を用いて説明する。信号線駆動回路303は、シフトレジスタ311、第1のラッチ回路312及び第2のラッチ回路313を有する。

【0077】ここで、信号線駆動回路303の動作を簡単に説明する。シフトレジスタ311は、フリップフロップ回路(PF)等を複数列用いて構成され、クロック信号(S-CLK)、スタートパルス(S-SP)、クロック反転信号(S-CLKb)が入力される。これらの信号のタイミングに従って、順次サンプリングパルスが出力される。

【0078】シフトレジスタ311により出力されたサンプリングパルスは、第1のラッチ回路312に入力される。第1のラッチ回路312には、デジタルビデオ信号が入力されており、サンプリングパルスが入力されるタイミングに従って、各列でビデオ信号を保持していく。

【0079】第1のラッチ回路312において、最終列までビデオ信号の保持が完了すると、水平帰線期間中に、第2のラッチ回路313にラッチパルスが入力され、第1のラッチ回路312に保持されていたビデオ信号は、一斉に第2のラッチ回路313に転送される。すると、第2のラッチ回路313に保持されたビデオ信号

は、1行分が同時に信号線S₁～S_xに入力される。

【0080】第2のラッチ回路313に保持されたビデオ信号が信号線S₁～S_xに入力されている間、シフトレジスタ311においては再びサンプリングパルスが出力される。以後この動作を繰り返す。

【0081】次いで走査線駆動回路304について図5(B)を用いて説明する。走査線駆動回路304は、シフトレジスタ314、バッファ315を有する。動作を簡単に説明すると、シフトレジスタ314は、クロック

10信号(G-CLK)、スタートパルス(G-SP)及びクロック反転信号(G-CLKb)に従って、順次サンプリングパルスを出力する。その後バッファ315で増幅されたサンプリングパルスは、走査線に入力されて1行ずつ選択状態にしていく。そして選択された走査線によって制御される画素には、順に信号線S₁～S_xからデジタルビデオ信号が書き込まれる。

【0082】なおシフトレジスタ314と、バッファ315の間にはレベルシフタ回路を配置した構成にしてもよい。レベルシフタ回路を配置することによって、ロジック回路部とバッファ部の電圧振幅を変えることが出来る。

【0083】本実施の形態は、実施の形態1～3と任意に組み合わせることが可能である。

【0084】（実施の形態5）本実施の形態では、本発明に適用される駆動方式について簡単に説明する。

【0085】発光装置を用いて多階調の画像を表示するときの駆動方式としては、大別してアナログ階調方式とデジタル駆動方式が挙げられるが、本発明は両方式を適用することが出来る。両方式の相違点は、発光素子の発光、非発光の各状態において該発光素子を制御する方法にある。前者のアナログ階調方式は、発光素子に流れる電流量を制御して階調を得るという方式である。また後者のデジタル階調方式は、発光素子がオン状態（輝度がほぼ100%である状態）と、オフ状態（輝度がほぼ0%である状態）の2つの状態のみによって駆動するという方式である。

【0086】なおデジタル階調方式においては、多階調の画像を表現するためにデジタル階調方式と面積階調方式とを組み合わせた方式（以下面積階調方式と表記）や40デジタル階調方式と時間階調方式とを組み合わせた方式（以下時間階調方式と表記）が提案されている。

【0087】面積階調方式とは、1画素を複数の副画素に分割し、それぞれの副画素で発光、又は非発光を選択することで、1画素において発光している面積と、それ以外の面積との差をもって階調を表現する方式である。また時間階調方式とは、特開2001-5426号にて報告されているように、発光素子が発光している時間を制御することにより、階調表現を行う方式である。具体的には、1フレーム期間を長さの異なる複数のサブフレーム期間に分割し、各期間での発光素子の発光、又は非

発光を選択することで、1フレーム期間内で発光した時間の長さの差をもって階調を表現する。

【0088】本発明の発光装置は、アナログ階調方式、デジタル階調方式のいずれも適用することができる。また面積階調方式、時間階調方式のいずれも適用することができる。また上記以外にも、本発明の発光装置には公知の駆動方式を適用することができる。

【0089】但し、アナログ階調方式を適用する場合には、各画素に電位の異なる電源線を複数本設けるか、又は各画素に入力する信号に合わせて電源線の電位を変える必要が生ずる。一方、デジタル階調方式を適用する場合には、各画素の電源線の電位は全て同じで構わないため、隣接する画素間で電源線を共有することができる。

【0090】なお多色表示を行う発光装置においては、1画素にRGBの各色に対応した複数の副画素が設けられる。各副画素は、RGBの各材料の電流密度やカラー・フィルタなどの透過率の相違により、同じ電圧を印加したとしても発せられる光の輝度は異なってしまうことがある。そのため、各色に対応した各副画素で電源線の電位を変えることが好ましい。

【0091】本実施の形態は、実施の形態1～4と任意に組み合わせることが可能である。

【0092】(実施の形態6) 本実施の形態では、図4(B)に示した回路構成の画素301を、実際にレイアウトした例について図7を用いて説明する。図7(A)は実際にレイアウトされた画素301の上面図であり、図7(B)は、 $\alpha-\alpha'$ 間における断面図である。

【0093】図7(A)において、306はスイッチング用トランジスタ、307は駆動用トランジスタである。また5006は画素電極、5007は発光エリアである。図7(B)において、5011は基板、5012、5013は下地膜、5014は半導体、5015はゲート絶縁膜、5016はゲート電極、5017は第1の層間絶縁膜、5018は配線、5019は画素電極、5020は隔壁、5021は発光層である。

【0094】図7(A) (B)において、隔壁5020は発光エリア5007以外の領域を覆っており、隔壁5008の下部には信号線S_i、電流供給線V_iを配置することができる。また、ソース信号線S_iと電流供給線V_iの下部に駆動用トランジスタ506を配置することが出来る。

【0095】このように画素が有する素子の配置を工夫することで、駆動用トランジスタのゲート電極は、電源線V_iの一部と重なり合うように配置される。電源線V_iは、常に一定電位に固定されているため、駆動用トランジスタ506のゲート電極と電源線V_iとの間の容量をビデオ信号を保持する容量の一部と見て用いることができる。

【0096】また従来では、駆動用トランジスタ506のV_{GS}を保持するために容量素子を配置していたが、本

発明ではV_{GS}は前記駆動用トランジスタ506のゲート電極とチャネル形成領域の間の容量によって十分に保持することが出来る。つまり、本発明の駆動用トランジスタ506は、容量を兼ねることが可能であり、さらに駆動用トランジスタ506自身の特性パラツキも抑制することが出来る。また駆動用トランジスタ506を隔壁5020の下部に配置することで開口率の低下を防ぐことが出来る。

【0097】次いで、図4(C)に示した回路構成の画素301を実際にレイアウトした例について図8を用いて説明する。図8(A)は実際にレイアウトされた画素の上面図であり、図8(B)は、 $\alpha-\alpha'$ 間における断面図を示している。

【0098】図8(A)において、306はスイッチング用トランジスタ、307は駆動用トランジスタ、309は消去用トランジスタである。また5608は画素電極、5609は発光エリアである。図8(B)において、5611は基板、5612、5613は下地膜、5614は半導体、5615はゲート絶縁膜、5616はゲート電極、5617は第1の層間絶縁膜、5618は配線、5619は画素電極、5620は隔壁、5621は発光層である。

【0099】図8(A)に示すように、3つのトランジスタが設けられた画素においては、スイッチング用トランジスタ306と消去用トランジスタ309の2つを直線状に配置することで、シンプルな開口部にすることが出来る。図8(A)では、駆動用トランジスタ307が縦方向に蛇行されており、このように開口部を長方形に近い形にすることで開口率の低下を防ぐことが出来る。

【0100】なお駆動用トランジスタの形状は図7、8に示した形状に限定されず、U字状、S字状、渦巻き状、ミアンダ状などのいずれの形状を有していてもよい。

【0101】本発明は、L/Wの値が10以上であるトランジスタを用いるため、駆動用トランジスタのV_{GS}は、前記駆動用トランジスタのゲート電極とチャネル形成領域の間の容量によって十分に保持することが出来る。つまり本発明では、トランジスタが容量素子を兼ねることが可能であり、さらにトランジスタ自身の特性パラツキの影響を抑制することが可能となる。

【0102】さらに本発明は、駆動用トランジスタのL/Wを通常よりも長く設計することのみで実現することができる、新しく作製工程を増加する必要はない。そのため、作製工程における歩留まり等を低下させることなく、電流値の減少を緩和させることが出来る。

【0103】本実施の形態は、実施の形態1～5と任意に組み合わせることが可能である。

【0104】(実施の形態7) 本発明が適用される電子機器として、ビデオカメラ、デジタルカメラ、ゴーグル型ディスプレイ(ヘッドマウントディスプレイ)、ナビ

ゲーションシステム、音響再生装置（カーオーディオ、オーディオコンポ等）、ノート型パーソナルコンピュータ、ゲーム機器、携帯情報端末（モバイルコンピュータ、携帯電話、携帯型ゲーム機または電子書籍等）、記録媒体を備えた画像再生装置（具体的にはDigital Versatile Disc（DVD）等の記録媒体を再生し、その画像を表示しうるディスプレイを備えた装置）などが挙げられる。それらの電子機器の具体例を図6に示す。

【0105】図6（A）は発光装置であり、筐体2001、支持台2002、表示部2003、スピーカー部2004、ビデオ入力端子2005等を含む。本発明は表示部2003に適用することができる。発光装置は自発光型であるためバックライトが必要なく、液晶ディスプレイよりも薄い表示部とすることができます。なお、発光装置は、パソコン用、TV放送受信用、広告表示用などの全ての情報表示用表示装置が含まれる。

【0106】図6（B）はデジタルスチルカメラであり、本体2101、表示部2102、受像部2103、操作キー2104、外部接続ポート2105、シャッター2106等を含む。本発明は、表示部2102に適用することができる。

【0107】図6（C）はノート型パーソナルコンピュータであり、本体2201、筐体2202、表示部2203、キーボード2204、外部接続ポート2205、ポインティングマウス2206等を含む。本発明は、表示部2203に適用することができる。

【0108】図6（D）はモバイルコンピュータであり、本体2301、表示部2302、スイッチ2303、操作キー2304、赤外線ポート2305等を含む。本発明は、表示部2302に適用することができる。

【0109】図6（E）は記録媒体を備えた携帯型の画像再生装置（具体的にはDVD再生装置）であり、本体2401、筐体2402、表示部A2403、表示部B2404、記録媒体（DVD等）読み込み部2405、操作キー2406、スピーカー部2407等を含む。表示部A2403は主として画像情報を表示し、表示部B2404は主として文字情報を表示するが、本発明は表示部A、B2403、2404に適用することができる。なお、記録媒体を備えた画像再生装置には家庭用ゲーム機器なども含まれる。

【0110】図6（F）はゴーグル型ディスプレイ（ヘッドマウントディスプレイ）であり、本体2501、表示部2502、アーム部2503を含む。本発明は、表示部2502に適用することができる。

【0111】図6（G）はビデオカメラであり、本体2601、表示部2602、筐体2603、外部接続ポート2604、リモコン受信部2605、受像部2606、バッテリー2607、音声入力部2608、操作キー2609等を含む。本発明は、表示部2602に適用

することができる。

【0112】図6（H）は携帯電話であり、本体2701、筐体2702、表示部2703、音声入力部2704、音声出力部2705、操作キー2706、外部接続ポート2707、アンテナ2708等を含む。本発明は、表示部2703に適用することができる。なお、表示部2703は黒色の背景に白色の文字を表示することで携帯電話の消費電流を抑えることができる。

【0113】なお、将来的に発光材料の発光輝度が高くなければ、出力した画像情報を含む光をレンズ等で拡大投影してフロント型若しくはリア型のプロジェクターに用いることも可能となる。

【0114】また、上記電子機器はインターネットやCATV（ケーブルテレビ）などの電子通信回線を通じて配信された情報を表示するが多くなり、特に動画情報を表示する機会が増してきている。発光材料の応答速度は非常に高いため、発光装置は動画表示に好ましい。

【0115】また、発光装置は発光している部分が電力を消費するため、発光部分が極力少なくなるように情報20を表示することが望ましい。従って、携帯情報端末、特に携帯電話や音響再生装置のような文字情報を主とする表示部に発光装置を用いる場合には、非発光部分を背景として文字情報を発光部分で形成するように駆動することが望ましい。

【0116】以上の様に、本発明の適用範囲は極めて広く、あらゆる分野の電子機器に用いることが可能である。また本実施の形態の電子機器は、実施の形態1～6に示したいずれの構成の発光装置を用いても良い。

【0117】

【発明の効果】本発明は、駆動用トランジスタの $|V_{DS}|$ が1以上 $|V_{GS}-V_{th}|$ 以下の範囲で動作するように、該駆動用トランジスタのゲート電極、並びにドレイン電極及びソース電極の一方の電極に電圧を印加することを特徴とする。つまり、駆動用トランジスタのゲート電極に信号を入力する信号線、駆動用トランジスタのソース電極及びドレイン電極の一方の電極が接続された電源線に電圧を印加して、適当な電位に設定することを特徴とする。そして、 $|V_{DS}|$ を上記の範囲内で動作させることによって、該駆動用トランジスタを抵抗として用いることが出来る。そうすると、発光素子の両電極間に流れる電流値は、発光素子及び駆動用トランジスタの抵抗値の和に反比例する。その結果、経時変化による発光素子の電流値の減少を緩和させることができる。そして、経時変化による発光輝度の低下を抑制することが可能となり、信頼性を向上させることが出来る。

【0118】本発明は、L/Wの値が10以上であるトランジスタを用いるため、駆動用トランジスタの $|V_{GS}|$ は、前記駆動用トランジスタのゲート電極とチャネル形成領域の間の容量によって保持されることを特徴とする。つまり本発明では、トランジスタが容量素子を兼ね

ることが可能であり、さらにトランジスタ自身の特性バラツキの影響を抑制することが可能となる。

【0119】本発明は、駆動用トランジスタのチャネル長を通常よりも長く設計することのみで実現する事が可能であり、新しく作製工程を増加する必要はない。そのため、作製工程における歩留まり等を低下させることなく、電流値の減少を緩和させることが出来る。

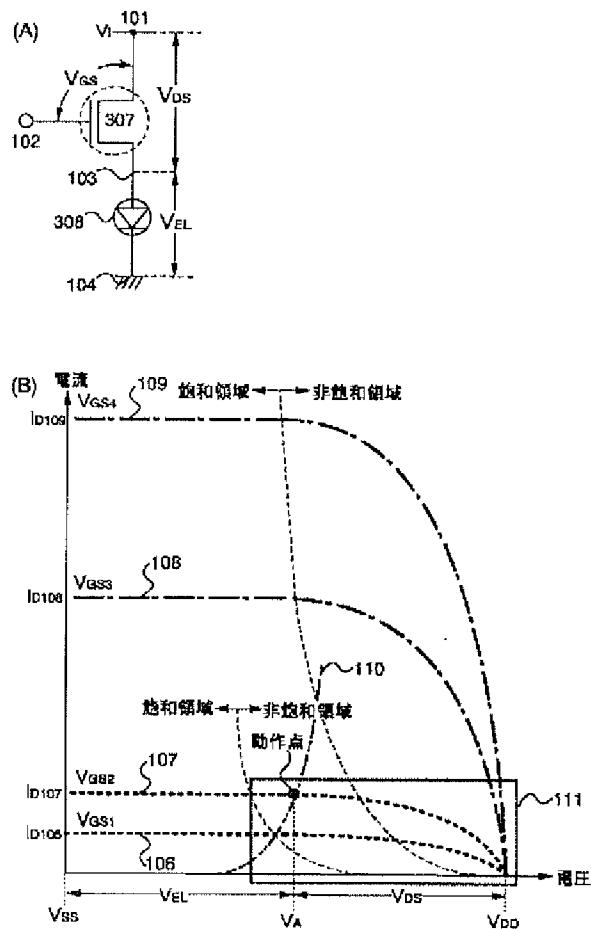
【0120】発光素子は、経時変化だけではなく、温度変化によっても抵抗値が変化する性質を有する。より詳しくは、室温を通常の温度とすると、温度が通常よりも高くなると抵抗値が低下し、温度が通常よりも低くなると抵抗値が上昇する性質を有する。本発明のL/Wの値が1.0以上であるトランジスタは、その電圧電流特性の傾きが緩やかであるため、V_{DS}とV_{EL}の差があまりなく、V_{DS}の変化に伴ってその電流値は緩やかに増加する。つま

り、温度変化による抵抗値の変化によって、通常よりも発光輝度が大きく上昇して、発光素子が劣化したり、表示パターンが焼きついたりすることを防ぐことができる。

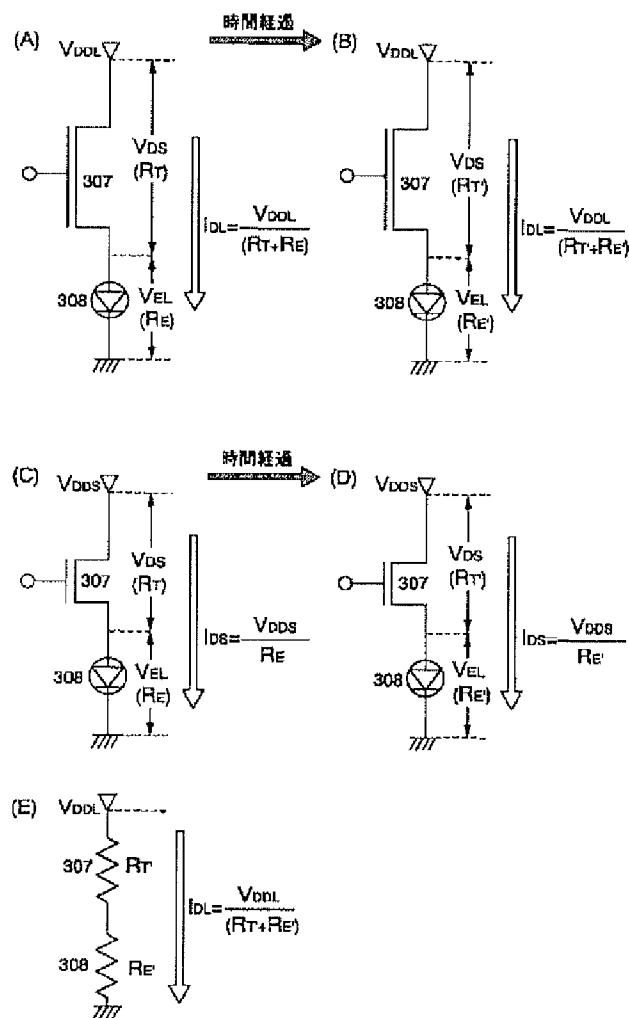
【図面の簡単な説明】

- 【図1】 電圧電流特性を説明する図。
- 【図2】 本発明の効果を説明する図。
- 【図3】 シミュレーションの結果を示す図。
- 【図4】 本発明の発光装置を示す図。
- 10 【図5】 本発明の発光装置を示す図。
- 【図6】 本発明が適用される電子機器を示す図。
- 【図7】 本発明の画素のレイアウト図。
- 【図8】 本発明の画素のレイアウト図。
- 【図9】 定電流駆動と定電圧駆動の概念図。
- 【図10】 電圧電流特性を示す図。

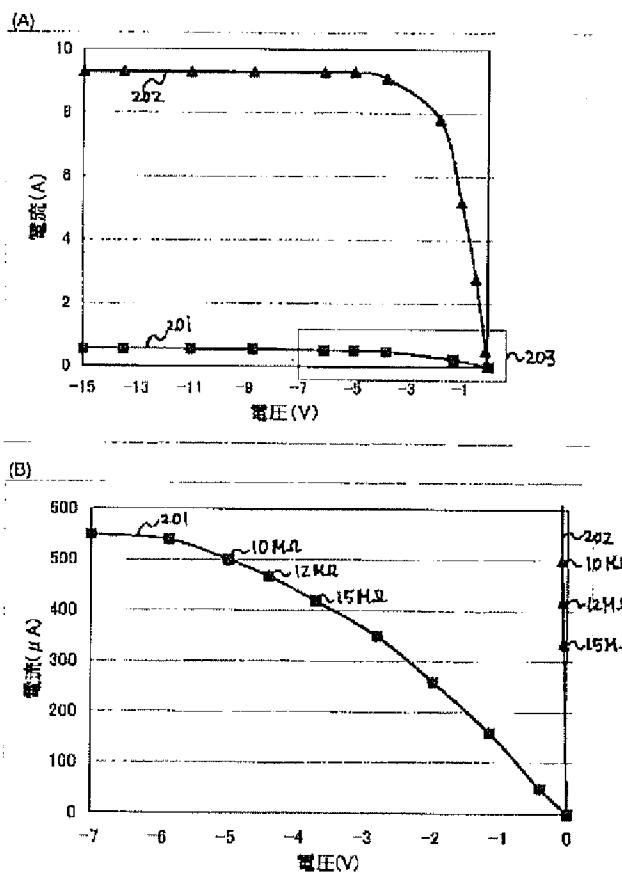
【図1】



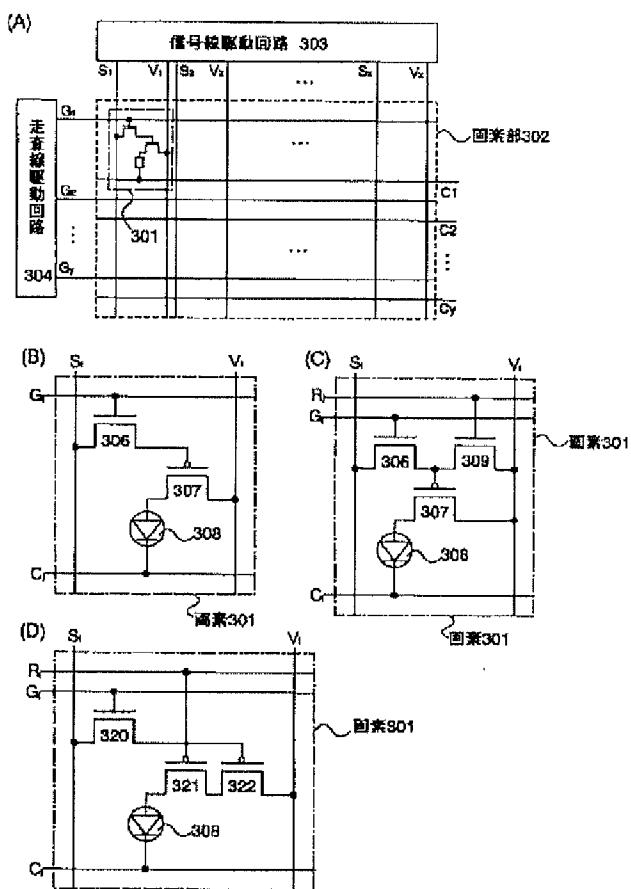
【図2】



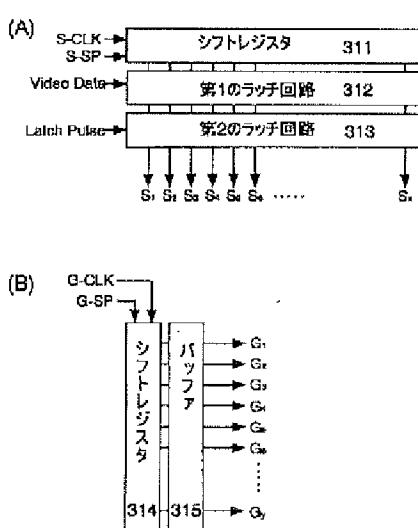
【図3】



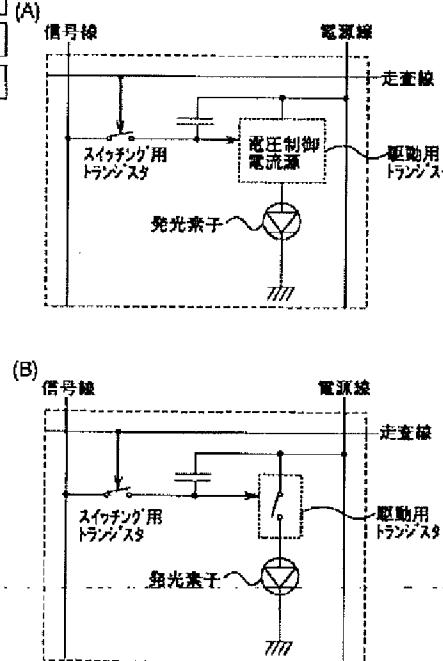
【図4】



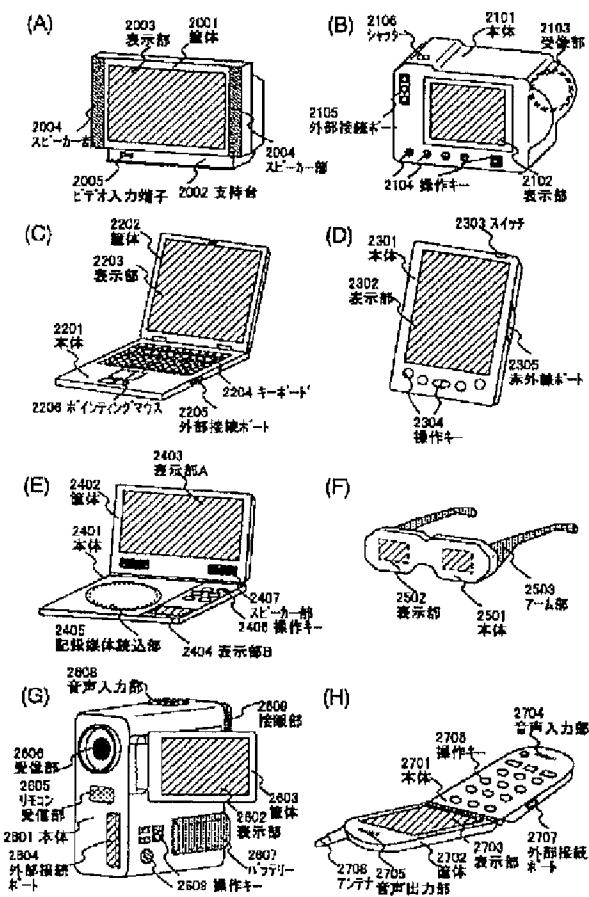
【図5】



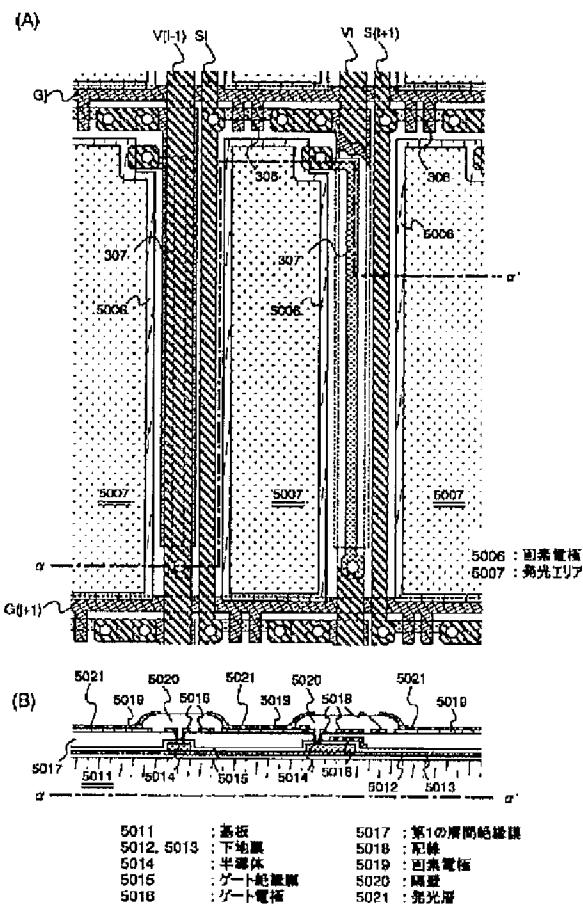
【図9】



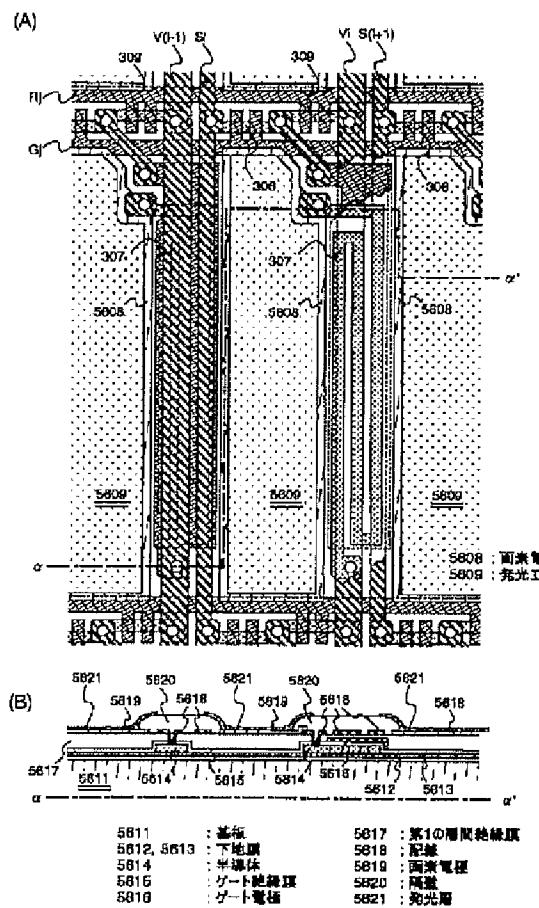
[図6]



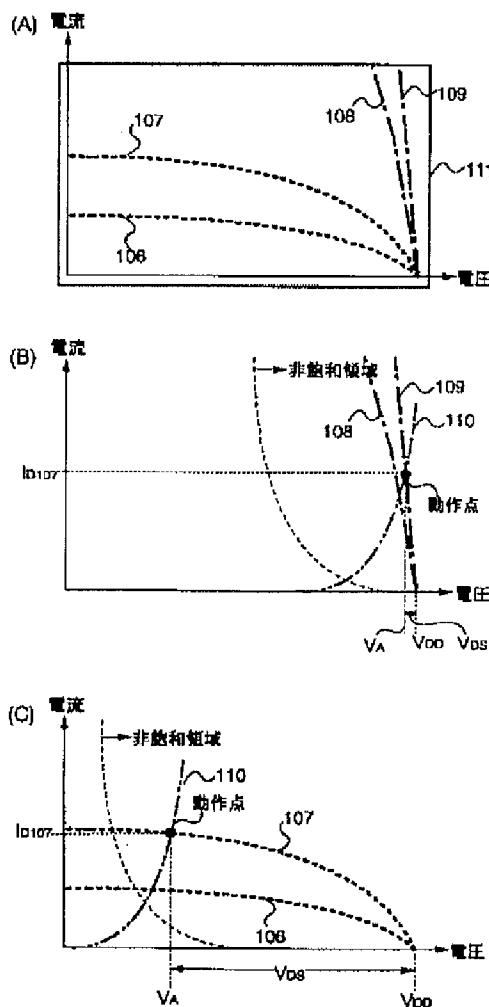
[図7]



[图 8]



[圖 10]



フロントページの続き

(51) Int. Cl. 7

識別記号

E J

五二三三一七 (参考)

H 0 5 B 33/14

H O L L 29/78

622

F ターム(参考) 3K007 AB11 DB03 GA04

5C080 AA06 BB05 DD03 DD29 DD30
EE28 FF11 JJ02 JJ03 JJ05
KK07 KK43 KK47
5F110 AA30 BB01 CC01 CC02 DD11
DD17 EE28 GG23 GG60 NN73